



El Profesor Jorge Juan es Licenciado en Física (1994) y Doctor en Física (2000) por la Universidad de Sevilla. Actualmente es Profesor Titular de Universidad en el Departamento de Tecnología Electrónica de la Universidad de Sevilla y es responsable del grupo de investigación "Investigación y Desarrollo Digital (ID2)".

Ha sido editor invitado en la colección "Lecture Notes in Computer Science" de Springer-Verlag y en "IET Proceedings on Computers and Digital Techniques". Es miembro del comité director y de programa del "IEEE Workshop on Power and Timing Modelling (PATMOS)" y responsable de su organización en la edición de 2002. También ha actuado como asesor científico para numerosas revistas como IEEE Trans. on Computers y Elsevier's Integration VLSI Journal; y congresos internacionales como ISCAS y DATE.

Ha participado en diversos proyectos del Plan Nacional de Investigación de forma continuada desde el año 1995, en dos de ellos como Investigador Responsable, y ha participado como evaluador en la Agencia Nacional de Evaluación y Prospectiva (ANEP).

El Profesor Juan ha desarrollado su investigación en diversas áreas relacionadas con el diseño y la verificación de circuitos y sistemas digitales como el modelos de retrasos, la simulación temporal y de potencia y los sistemas empotrados y sus aplicaciones. Es coautor de dos libros monográficos, varios artículos en revistas indexadas y más de 40 contribuciones a congresos internacionales, incluyendo varias publicaciones docentes nacionales e internacionales.