

PRÁCTICAS DE DISPOSITIVOS LÓGICOS PROGRAMABLES

J. CERDÁ, V. HERRERO, M. MARTÍNEZ Y R. COLOM

Departamento de Ingeniería Electrónica. Escuela Técnica Superior de Ingeniería de Telecomunicación. Universidad Politécnica de Valencia. 46022-Valencia. España.

Este documento pretende exponer las orientaciones metodológicas que fundamentan el actual temario de prácticas de la asignatura Circuitos Electrónicos Programables, perteneciente a la titulación de Ingeniería en Automática y Electrónica Industrial de la Escuela Técnica Superior de Ingenieros Industriales de la Universidad Politécnica de Valencia. Se describe tanto el contenido de las prácticas como el material utilizado en la realización de las mismas.

1. Introducción

El campo de la tecnología microelectrónica se encuentra inmerso en un estado de avance frenético. Durante las dos últimas décadas el diseñador electrónico ha podido ver cómo las posibilidades de diseño a su alcance se incrementaban a un ritmo imparable, hecho que ha provocado un cambio drástico en los hábitos de diseño. Las técnicas modernas se basan fundamentalmente en la descripción del circuito mediante HDLs y el uso de herramientas de síntesis lógica. Por tanto, el conocimiento de dichas herramientas es imperativo para todo profesional que no quiera perder de vista el estado actual del campo del diseño microelectrónico.

La asignatura Circuitos Electrónicos Programables, perteneciente al plan de estudios de Ingeniería en Automática y Electrónica Industrial de la Escuela Técnica Superior de Ingenieros Industriales de la Universidad Politécnica de Valencia, se plantea como una introducción a los aspectos prácticos del flujo de diseño moderno en microelectrónica. Debido a su reducida extensión temporal, la asignatura ha sido concebida desde el punto de vista de ofrecer al alumno una visión de conjunto que le permita captar la profundidad de un diseño complejo, a la vez que obtener resultados prácticos de forma rápida.

Para el planteamiento de las prácticas hemos decidido centrarnos en el diseño con dispositivos lógicos programables mediante VHDL, a partir del cual el alumno adquiere una intuición física del diseño electrónico, a la par que puede emprender con éxito el diseño de sistemas de una complejidad media-alta. Además, el hecho de basar el proceso de diseño en lenguajes de descripción hardware permite que el alumno realice sus diseño independientemente de la implementación final que se seleccione, lo que, sin lugar a dudas, facilita la migración de los diseños a distintas plataformas y dispositivos.

En el presente artículo presentamos el planteamiento general y una descripción detallada de las prácticas que se realizan durante las sesiones de laboratorio. Incidimos, asimismo, en el material (hardware / software) necesario para llevar a cabo los diseños propuestos y presentamos el material bibliográfico complementario [1] desarrollado por los profesores de la asignatura.

2. Descripción de las Prácticas

Se han preparado un total de 8 prácticas, cada una de ellas de una extensión de tres horas y media en laboratorio, y que hemos agrupado en torno a cuatro bloques estructurales.

Para la realización de las prácticas hemos seleccionado como plataforma software la herramienta de diseño de dispositivos lógicos programables de ALTERA, MAX+plus II, como soporte en todo el proceso de síntesis lógica. Este entorno fue seleccionado en base a la disponibilidad y potencia de su versión estudiantil, realmente didáctica e intuitiva.

MAX+plus II permite la entrada de diseño mediante esquemáticos o mediante lenguajes de descripción hardware. Para familiarizar al alumno con el flujo de diseño, el entorno gráfico y las posibilidades de la herramienta, la primera práctica ha sido concebida como una introducción al diseño en VHDL dentro del entorno de MAX+plus II. La práctica, concebida a modo de tutorial, va guiando al alumno desde el mismo momento en que ejecuta el programa MAX+Plus II y tiene como objetivo fundamental el que el alumno aprenda al proceso de realización de proyectos que incluyan código VHDL desde el entorno de diseño. Se presentan los procesos de compilación, simulación y análisis de resultados, dentro del marco de un proyecto real.

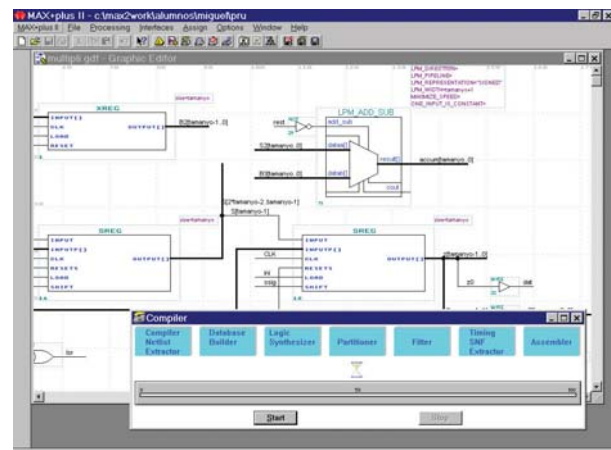


Figura 1: El entorno de desarrollo de Max+Plus II

El segundo bloque de prácticas, que consta de dos sesiones de laboratorio, tiene como misión la de presentar al alumno una por una las estructuras funcionales básicas que componen un diseño electrónico mediante VHDL. Se plantea un gran número de enunciados sencillos y, ante cada uno, el alumno debe realizar un estudio teórico, especialmente breve. Tras ello pasará a la etapa de diseño, en la que deberá escribir el código correspondiente al enunciado adaptándose al estilo de síntesis. El tercer paso es la compilación, en donde deberá extraer toda la información posible que la herramienta MAX+Plus II pueda aportar. Por último, el alumno debe realizar una simulación para comprobar que los resultados son los esperados.

El tercer bloque de prácticas abarca cuatro sesiones completas, en las cuales modificamos radicalmente la orientación metodológica. Lejos ya de presentar ejemplos guiados o elementos sencillos, en estas cuatro prácticas se presenta al alumno las especificaciones de un determinado diseño. Los diseños han sido ordenados en base a una complejidad creciente, de

modo que guíen al alumno desde diseños más o menos simples hasta sistemas de una complejidad media-alta. Los contenidos a desarrollar en estas prácticas son:.

- Introducción al Diseño Jerárquico: Diseño de un sumador Carry Look-Ahead.
- Diseño de una ALU de 8 bits con puerto de E/S triestado.
- Diseño de un Banco de Registros de propósito general.
- Diseño de un Puerto Paralelo de 8 bits.

ALTERA complementa el software estudiantil con una pequeña placa (UP1) que incorpora una FPGA y una CPLD, que permite probar pequeños diseños. La última práctica describe el uso de la placa y la introduce como elemento de referencia para la comprobación física de lo que el alumno ha podido comprobar a nivel de simulación.

3. Material Docente

En este apartado distinguiremos entre las herramientas software / hardware utilizadas a lo largo de las prácticas y el material bibliográfico complementario confeccionado para dar cobertura a la asignatura.

Ya se ha comentado en el apartado anterior la elección del flujo de diseño de ALTERA para la realización de las prácticas. ALTERA dispone de un programa universitario con un software muy gráfico e intuitivo complementado con un hardware de evaluación. El Programa Universitario dispone de todo lo necesario para crear e implementar diseños digitales, incluyendo el software de desarrollo MAX+plus II, en su versión 7.21 estudiantil, y la Placa educativa UP1, que incorpora

- Una CPLD EPM7128S de la familia MAX7000S.
- Una FPGA EPF10K20 de la familia FLEX10K.

Sin embargo, desde el punto de vista educativo el hardware de que dispone UP1 no es suficiente para llegar a profundizar en todas las posibilidades que la lógica programable ofrece hoy por hoy al diseñador. Por este motivo, y aprovechando su capacidad de ampliación, se ha pretendido mejorar sus posibilidades mediante el diseño de un módulo de expansión: MEPUA-1, esto es, el Módulo de Expansión del Programa Universitario de ALTERA.

En otro ámbito, fruto del esfuerzo de los profesores de la asignatura por agrupar en un volumen toda aquella información útil al alumno, se ha publicado, como manual de referencia de la asignatura, [1]. Es un libro eminentemente pedagógico: hemos evitado en la medida de lo posible los enfoques excesivamente puristas en pro de presentar aquella información útil al alumno de una forma progresiva. Es por ello que en este libro no presenta descripciones exhaustivas de estructuras sintácticas, ni definiciones rigurosas, sino que establece un proceso guiado de aprendizaje que muestra al lector desde los aspectos más básicos de VHDL hasta el planteamiento de problemas de dificultad media-alta. Los alumnos interesados pueden profundizar después gracias a la bibliografía recomendada (por ejemplo [4]).

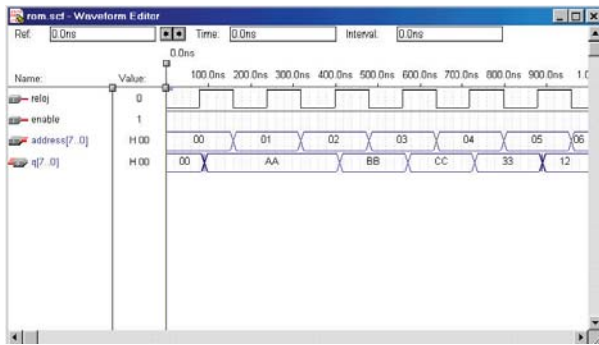


Figura 2: *Un ejemplo de simulación en Max+Plus II*

El capítulo 5 complementa al anterior describiendo el subconjunto de VHDL que soporta MAX+plus II para efectuar la síntesis lógica.

En tercer lugar, los capítulos 6 al 12 describen cada una de las 8 prácticas, de las cuales se ha dado cumplida referencia en el epígrafe anterior. El último bloque (capítulos 13 a 15) son los enunciados de diseños completos que el lector está en condiciones de acometer, y que constituyen el objetivo final de la asignatura. El volumen se complementa con un capítulo de material adicional, en el que se detalla la lista de recursos que ALTERA ofrece al usuario de su entorno de diseño.

4. Conclusiones

Como conclusión a todo lo expuesto podemos destacar: (a) Se ha preparado un temario de ocho sesiones prácticas en un orden creciente de dificultad. (b) Se ha seleccionada, para dar soporte a las prácticas, el entorno de diseño MAX+Plus II de ALTERA. (c) Ha sido necesario recurrir a hardware auxiliar, diseñado por los profesores de la asignatura. (d) Para dar soporte al proceso de aprendizaje ha sido necesaria la publicación de un manual para el alumno ([1]). (e) Tanto los resultados de la evaluación como el grado de satisfacción del alumno arrojan un balance positivo sobre el trabajo realizado.

Referencias

- [1] J. Cerdá, V. Herrero y M. Martínez. *Circuitos Electrónicos Programables: Introducción al diseño con VHDL*. Editorial de la Universidad Politécnica de Valencia (2001)
- [2] J. Cerdá, M. Martínez, R. Colom y R. Gadea. *Mundo Electrónico*. Nº 318, 34-39 (2001)
- [3] M. Martínez, R. Gadea, J. Cerdá y R. Colom. *Mundo Electrónico*. Nº 319, 38-45 (2001)
- [4] M. A. Larrea, R. Gadea y R. J. Colom. *Diseño Práctico con FPGAs*. Editorial de la Universidad Politécnica de Valencia (2001)